

INTERFACCIAMO la TI57 -atto secondo-

I4IBR, Marco Ibridi

Dopo aver presentato l'interfaccia TTL/TI57 (**XÉLECTRON 3/82**), il passo logico successivo è certamente quello di abilitare la '57 alla lettura delle informazioni da nastro magnetico. Non occorre nemmeno soffermarsi per un attimo nella spiegazione di come sia possibile affidare a una comune cassetta da riproduzione magnetica il compito di supportare dati binari, tanto comune è, ormai, il binomio stereocassetta/personal, da meravigliarsi nel sentire una cassetta riprodurre musica!



Il problema di fondo, però, è che come tutti sanno (e se non lo sanno, ora lo imparano) il supporto magnetico a nastro è, per sua stessa natura, un supporto sequenziale dei dati.

Ciò, però, vuol dire tutto e nulla.

Infatti se contrapponiamo la gestione sequenziale dei dati digitali su di un nastro a quella random di un disco, diamo sfoggio di grande cultura informatica ma non abbiamo afferrato per niente il problema della nostra adorata calcolatrice.

Questo perchè, quando parlo di "problema" mi riferisco non al fatto che su nastro non posso accedere casualmente alle informazioni, ma al fatto che, a meno non si ricorra a sistemi di riproduzione a più piste (e nel nostro caso specifico ne servirebbero ben 8), il nastro viene letto bit dopo bit e quindi la presentazione dei dati è decisamente seriale, anche se qualche Archimede Pitagorico può pensare a mostruosi lettori di minicassette con testine accavallate l'una sopra l'altra.

Compreso l'inghippo, vediamo come risolverlo.

Senza andare troppo verso il fantascientifico, il mercato delle "vecchie" e care TTL ci presenta numerosi tipi di shift-register (parolone per definire, nella maggioranza dei casi, quell'aggeggio che a ogni "botta" di clock si sposta a destra o a sinistra il segnale di input) e tra questi l'adattissimo SN74164 che potete gustarvi "en déshabillé" alla figura 1A.

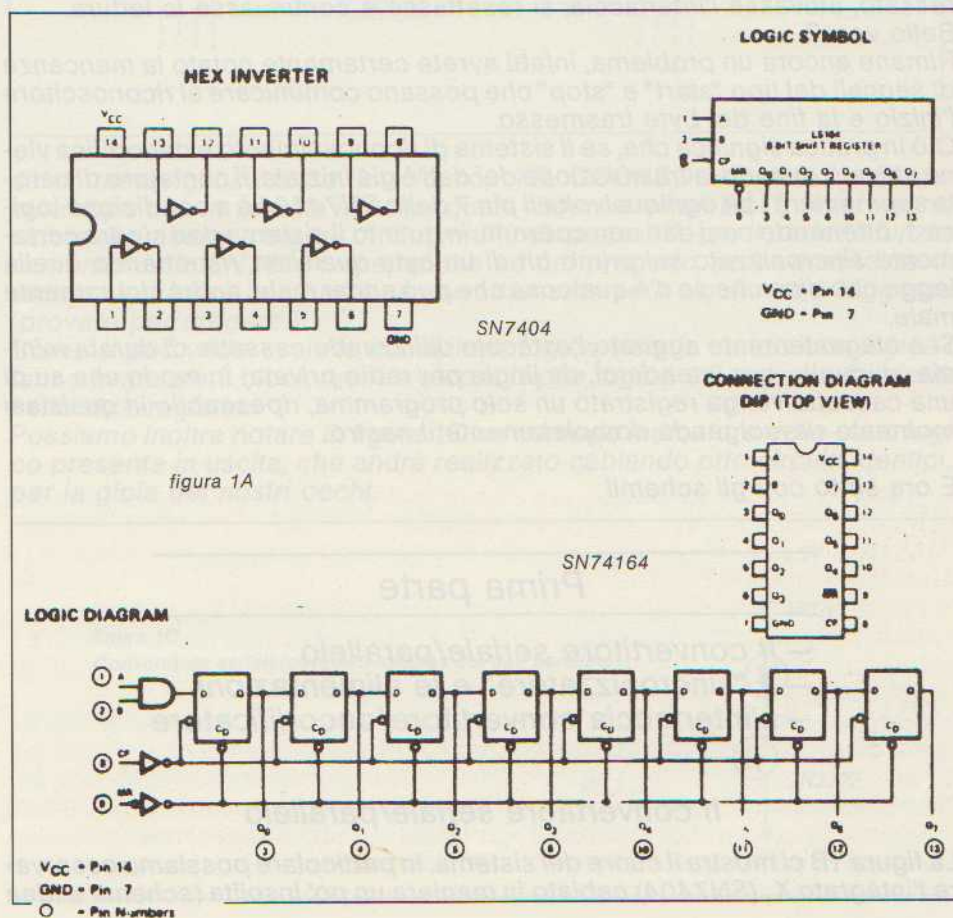


figura 1A

Vediamo ora il metodo adottato per la registrazione e relativa decodifica dei dati:

- 1) i sistemi autoclockanti;
- 2) i sistemi non autoclockanti.

Il sistema non autoclockante richiederà sempre un segnale a parte (normalmente il clock) che fornisca al riconoscitore di segnali un riferimento per potere interpretare esattamente la sequenza di zero e uno, e quindi nel caso di utilizzo su nastro magnetico si parlerà di una pista supplementare. Con un sistema autoclockante, ovviamente, il riferimento per l'esatta interpretazione sarà dato dal segnale stesso e ciò semplificherà di molto le cose.

Nel nostro caso specifico, ho adottato un metodo di registrazione che generalmente è utilizzato in "versione" non autoclockante ma che io ho, con opportuni artifici, adattato alla bisogna.

Si tratta della **FSK**, famosissima anche nelle comunicazioni "discrete", ovvero Frequency Shift Keying.

A tale scopo ho assegnato, affidandomi unicamente al mio libero arbitrio, un valore alla condizione logica 1 e alla condizione logica 0, rispettivamente ± 2.000 Hz e ± 750 Hz.

Ho fatto in modo però, e più avanti vedremo come, che il "riconoscitore" contasse i bit letti e che, una volta riempito lo shift-register con il byte interessato, attivasse l'interfaccia, si resettasse e continuasse la lettura.

Bello vero?

Rimane ancora un problema, infatti avrete certamente notato la mancanza di segnali del tipo "start" e "stop" che possano comunicare al riconoscitore l'inizio e la fine del byte trasmesso.

Ciò in pratica significa che, se il sistema di riconoscimento e decodifica viene attivato quando la trasmissione dei dati è già iniziata, il contatore di parola segmenterà i bit ogniqualvolta il pin 7 dello SN74164 è a condizione logica 1, ottenendo così dati non coerenti, in quanto il sistema non si sarà certamente sincronizzato sul primo bit di un byte qualsiasi, rispettando quella legge che dice che se c'è qualcosa che può andar male, andrà sicuramente male.

Si è elegantemente aggirato l'ostacolo utilizzando cassette di durata minima (di quelle, per intenderci, da jingle per radio privata) in modo che su di una cassetta venga registrato un solo programma, ripescabile in qualsiasi momento riavvolgendo completamente il nastro.

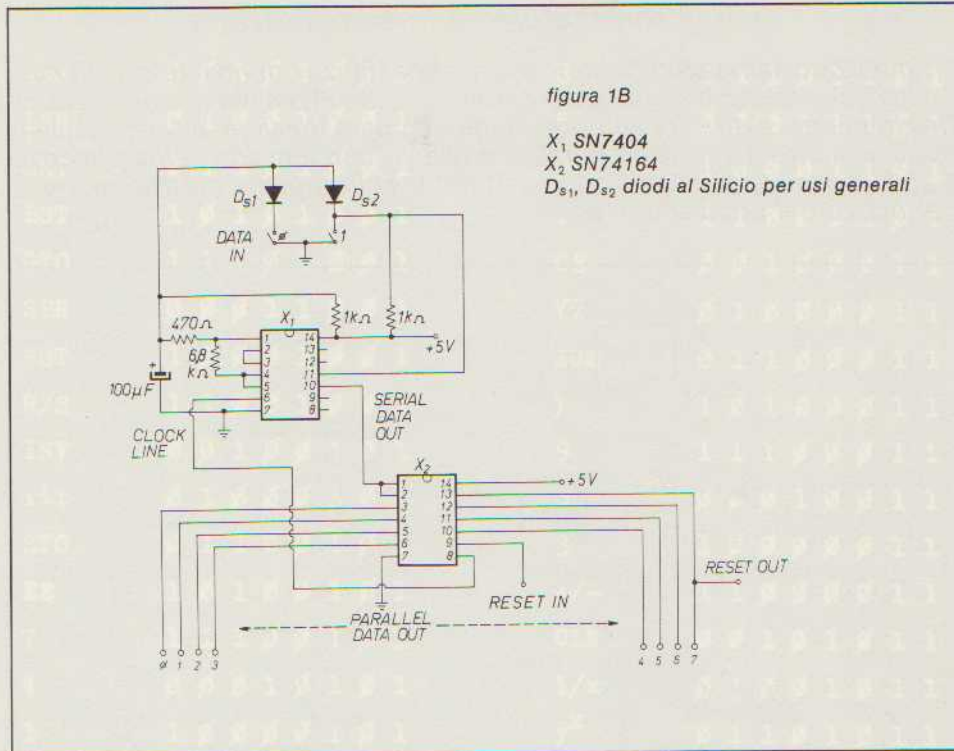
E ora sotto con gli schemi!

Prima parte

- Il convertitore seriale/parallelo
- Il "sincronizzatore" e le alimentazioni
- L'interfaccia convertitore/decodificatore

Il convertitore seriale/parallelo

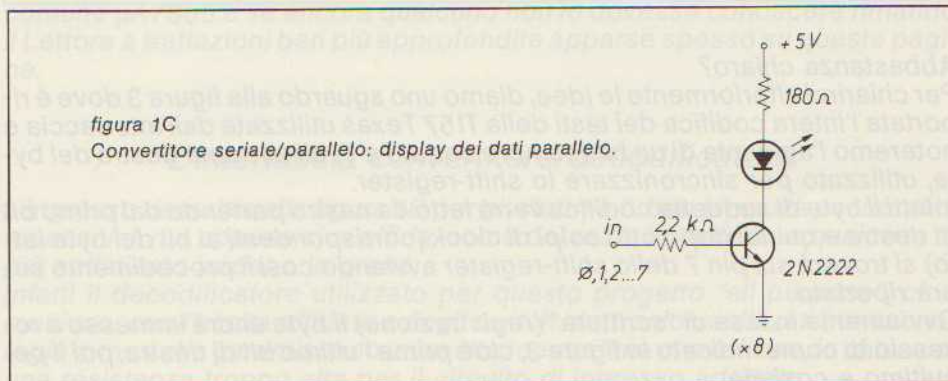
La figura 1B ci mostra il cuore del sistema, in particolare possiamo osservare l'integrato X₁ (SN7404) cablato in maniera un po' insolita (schema e idea



da un meraviglioso testo americano, "TTL COOKBOOK" di D. Lancaster, purtroppo non in vendita in Italia) quale "bounce eliminator", ovvero eliminatore di rimbalzi, a trigger di "Schmitt" indispensabile per il perfetto funzionamento dello SN74164 che, anche se nel progetto sarà comandata da switch elettronici, non funziona correttamente se il clock non è triggerato (provare per credere!).

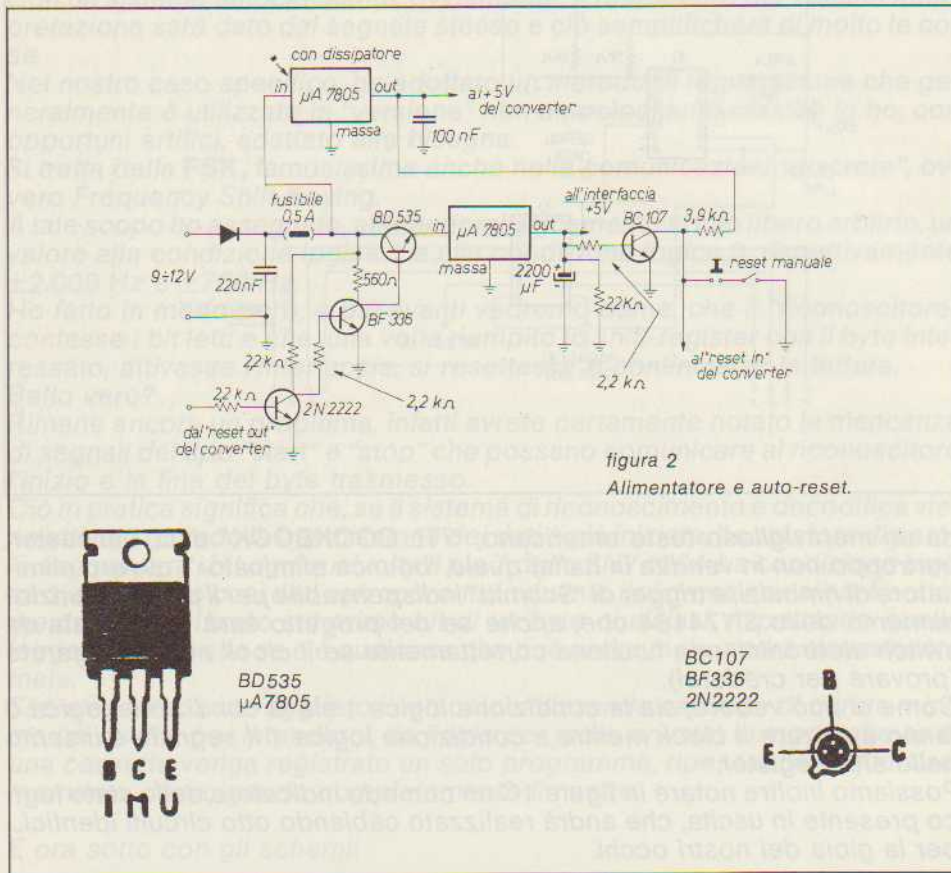
Come si può vedere, sia la condizione logica 1 sia la condizione logica 0 fanno avanzare il clock mentre a condizione logica 1 il segnale è inserito nello shift-register.

Possiamo inoltre notare in figura 1C un comodo indicatore dello stato logico presente in uscita, che andrà realizzato cablando otto circuiti identici... per la gioia dei nostri occhi.



Il "sincronizzatore" e le alimentazioni

In figura 2 troviamo un circuito, in realtà abbastanza ridondante ma affidabilissimo, che, preso il segnale dal piedino 7 dello SN74164 (come vedremo l'inizio di ogni byte sarà sempre a logica 1) darà tensione all'interfaccia e, dopo qualche istante, la cui durata è dovuta al condensatore elettrolitico da 2.200 μ F e relativa resistenza, "resetterà" lo shift-register predisponendosi per ricevere il prossimo byte.



Abbastanza chiaro?

Per chiarirci ulteriormente le idee, diamo uno sguardo alla figura 3 dove è riportata l'intera codifica dei tasti della TI57 Texas utilizzata dall'interfaccia e noteremo l'aggiunta di un bit (sempre settato a 1) all'estrema destra del byte, utilizzato per sincronizzare lo shift-register.

Infatti il byte di suddetta codifica verrà letto da nastro partendo dal primo bit di destra e quindi dopo otto colpi di clock (corrispondenti ai bit del byte letto) si troverà sul pin 7 dello shift-register avviando così il procedimento sopra riportato.

Ovviamente in fase di "scrittura" (registrazione) il byte andrà immesso a rovescio di come indicato in figura 3, cioè prima l'ultimo bit di destra, poi il penultimo e così via.

2nd	∅ ∅ 1 ∅ 1 ∅ ∅ 1	8	1 1 1 ∅ 1 1 ∅ 1
LRN	∅ 1 ∅ ∅ 1 ∅ ∅ 1	5	∅ ∅ ∅ 1 1 1 ∅ 1
SST	∅ 1 1 ∅ 1 ∅ ∅ 1	2	1 ∅ ∅ ∅ 1 1 ∅ 1
BST	1 ∅ 1 ∅ 1 ∅ ∅ 1	.	1 1 ∅ ∅ 1 1 ∅ 1
GTO	1 1 1 ∅ 1 ∅ ∅ 1	CE	∅ ∅ 1 ∅ ∅ ∅ 1 1
SBR	∅ ∅ ∅ 1 1 ∅ ∅ 1	V \bar{x}	∅ 1 ∅ ∅ ∅ ∅ 1 1
RST	1 ∅ ∅ ∅ 1 ∅ ∅ 1	SUM	∅ 1 1 ∅ ∅ ∅ 1 1
R/S	1 1 ∅ ∅ 1 ∅ ∅ 1)	1 ∅ 1 ∅ ∅ ∅ 1 1
INV	∅ ∅ 1 ∅ ∅ 1 ∅ 1	9	1 1 1 ∅ ∅ ∅ 1 1
x $\bar{>t}$	∅ 1 ∅ ∅ ∅ 1 ∅ 1	6	∅ ∅ ∅ 1 ∅ ∅ 1 1
STO	∅ 1 1 ∅ ∅ 1 ∅ 1	3	1 ∅ ∅ ∅ ∅ ∅ 1 1
EE	1 ∅ 1 ∅ ∅ 1 ∅ 1	+/-	1 1 ∅ ∅ ∅ ∅ 1 1
7	1 1 1 ∅ ∅ 1 ∅ 1	CLR	∅ ∅ 1 ∅ 1 ∅ 1 1
4	∅ ∅ ∅ 1 ∅ 1 ∅ 1	1/x	∅ 1 ∅ ∅ 1 ∅ 1 1
1	1 ∅ ∅ ∅ ∅ 1 ∅ 1	y x	∅ 1 1 ∅ 1 ∅ 1 1
∅	1 1 ∅ ∅ ∅ 1 ∅ 1	÷	1 ∅ 1 ∅ 1 ∅ 1 1
lnx	∅ ∅ 1 ∅ 1 1 ∅ 1	X	1 1 1 ∅ 1 ∅ 1 1
x 2	∅ 1 ∅ ∅ 1 1 ∅ 1	-	∅ ∅ ∅ 1 1 ∅ 1 1
RCL	∅ 1 1 ∅ 1 1 ∅ 1	+	1 ∅ ∅ ∅ 1 ∅ 1 1
(1 ∅ 1 ∅ 1 1 ∅ 1	=	1 1 ∅ ∅ 1 ∅ 1 1

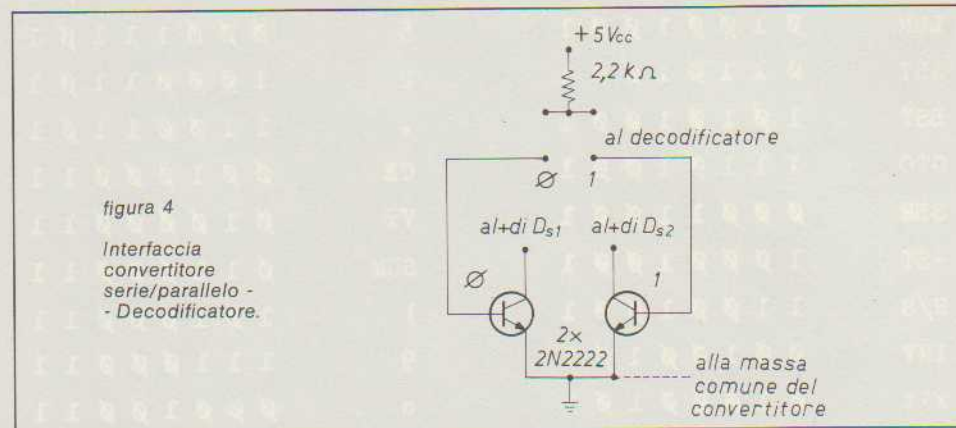
Per le alimentazioni penso che niente di più banale possa essere disegnato, per cui non spendo nemmeno due parole per descrivere ciò che può fare un comune $\mu A7805$ e se ancora qualcuno non lo dovesse conoscere rimando il Lettore a trattazioni ben più approfondite apparse spesso su queste pagine.

L'interfaccia convertitore/decodificatore

L'ingresso descritto alla figura 1B per gli stati 1 e 0, ben si presta per contatti meccanici, ma appena ci si affida, come del resto ho fatto io, a qualcosa di più sofisticato iniziano le grane.

Infatti il decodificatore utilizzato per questo progetto "all purpose", cioè multiuso, con l'uscita affidata a degli switch elettronici realizzati con tecnologia c-mos che garantiscono un'uscita "neutra" ma che offrono, in chiusura, una resistenza troppo alta per il circuito di ingresso adottato.

Di qui l'esigenza della piccola interfaccia che, pur rappresentando il progetto nella sua globalità, rende però di uso più modulare i singoli blocchi logici.



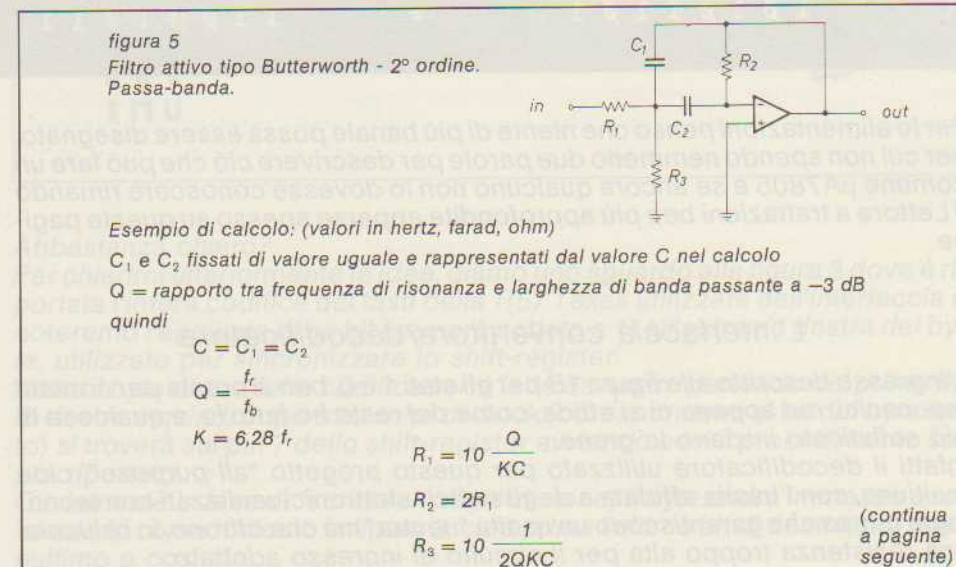
Seconda parte

Il decodificatore a filtri attivi

Come già spiegato in precedenza, il segnale vero e proprio registrato su nastro è costituito da gruppi di otto note che possono assumere la frequenza di ± 750 Hz (valore assegnato arbitrariamente allo stato 0) e di ± 2.000 Hz (stato logico 1).

Se ne evince che per riconoscere dette frequenze avremo bisogno di due filtri passabanda.

Detti filtri sono stati realizzati secondo lo schema di figura 5, dove è pure indicato il principio con cui essi sono stati calcolati (forse anche un po' troppo empiricamente!).



Nel nostro caso per una $f_r = 750 \text{ Hz}$

$$C = C_1 = C_2 = 10 \text{ nF} = 10^{-8}$$

$Q = 4$ (rapporto lasciato costante anche per i 2.000 Hz)

$$K = \pm 4.710$$

$$R_1 = \frac{4}{4.710 \cdot 10^{-8}} = 85.000$$

$$R_2 = 2R_1 = 170.000$$

$$R_3 = \frac{1}{2 \cdot 4 \cdot 4.710 \cdot 10^{-8}} = 2.650$$

Di filtri attivi un po' tutti hanno parlato e soprattutto sulle pagine di **CQ ELETTRONICA**, nomi autorevoli in questo campo hanno tenuto interessantissime disquisizioni sull'argomento per cui invito tutti gli interessati a rileggersele attentamente.

Lo schema proposto in figura 6 non è molto "a la page" ma vi posso assicurare che funziona benissimo ed è estremamente versatile dato che l'uscita sfrutta i "contatti" di un interruttore allo stato solido.

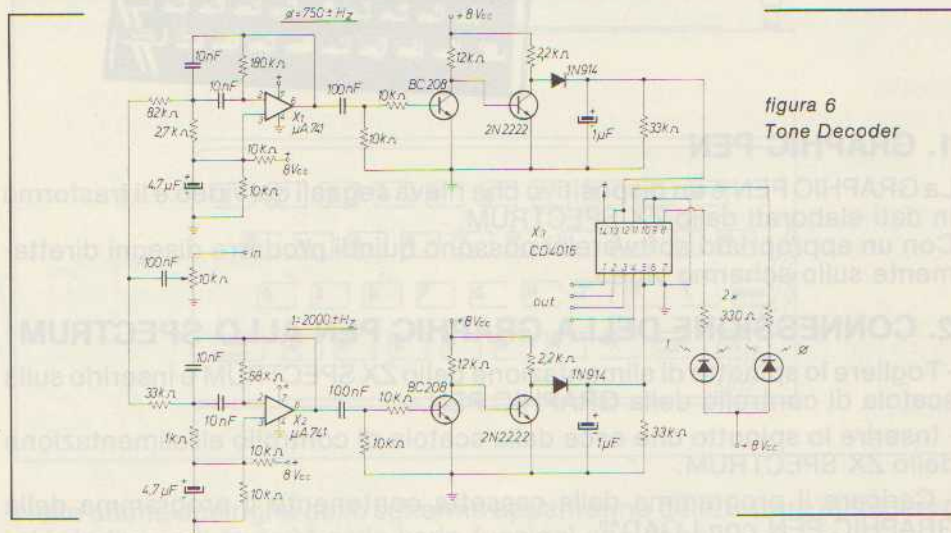


figura 6
Tone Decoder

L'intero circuito non necessita di alcuna taratura, l'unica attenzione va alla regolazione del potenziometro da 10 kΩ all'ingresso, che deve essere regolato a un livello non troppo alto per evitare di saturare l'ingresso, e quindi attivare contemporaneamente i due switch in uscita, ma neppure troppo basso per "catturare" le eventuali variazioni di frequenza dovute al non perfetto trascinamento del nastro.

E qui siamo alla fine.

Sì, direte voi, ma questa cassetta come la registriamo?

È presto detto.

A chi ha molta pazienza posso assicurare che è in avanzata fase di progettazione il dispositivo automatico di registrazione, mentre a tutti gli altri posso consigliare (come del resto fa il sottoscritto tuttora) di munirsi di due tastini telegrafici, di un oscillografo a due tonalità (ovviamente 750 e 2.000 Hz), e di tanta pazienza ricordando che, una volta registrato, il programma non scappa più e che oltretutto non si deve lottare con la tastiera "ballerina" della '57. *****